

Управление модификацией геометрических моделей микроэлектронных объектов, как средство усовершенствования систем сжатия топологии

С. Э. Миронов, И. А. Кучин

¹Санкт-Петербургский государственный электротехнический университет
«ЛЭТИ» им. В.И. Ульянова (Ленина)
semironovspb@yandex.ru

Аннотация. Приводятся результаты исследований авторов в области сжатия топологии микроэлектронных объектов. Рассматриваются различные принципы организации двумерных геометрических моделей микроэлектронных объектов и их связь со сложностью и эффективностью сеточных методов сжатия. Описывается метод управляемой модификации геометрических моделей, как средство упрощения методов преобразования абстрактных двумерных геометрических моделей микроэлектронных объектов в реальные модели в соответствии с вектором технологических параметров.

Ключевые слова: микроэлектронные системы; двумерные геометрические модели; согласование компонентов; управляемое сжатие топологии; изменение формы компонентов

I. ТЕХНОЛОГИЧЕСКИ ИНВАРИАНТНОЕ ПРОЕКТИРОВАНИЕ ТОПОЛОГИИ МИКРОЭЛЕКТРОННЫХ ОБЪЕКТОВ

Основными направлениями в развитии методов и средств проектирования микроэлектронных систем являются борьба за снижение аппаратных затрат и за повышение быстродействия. Однако такие факторы, как:

- рост сложности разрабатываемых систем,
- преемственность проектов,
- развитие центров по изготовлению БИС с широким спектром проектных норм,

породило в микроэлектронных САПР направление, связанное с так называемым технологически инвариантным проектированием топологии [1], предоставляющим возможность оперативной адаптации проектов к требуемым проектным нормам. Это направление получило название методов сжатия топологии [1]. В соответствии с ними топология (двумерная геометрическая модель микроэлектронного объекта) разрабатывается не в виде детального чертежа, а в виде эскиза. Он определяет лишь взаимное расположение элементов относительно друг друга и их электрические характеристики, такие как ширина шины, ширина и длина канала транзистора. Точные размеры и положение элементы принимают после сжатия. При этом расстояния между элементами топологии сокращаются в зависимости от проектных норм и ограничений на взаимное расположение элементов (которые задает проектировщик).

Методы сжатия делятся на две большие группы. В рамках первой взаимное расположение элементов топологии описывается с помощью ортогональной двумерной координатной сетки [2]-[4]. А в рамках второй группы оно описывается с помощью графов [5]-[8]. Соответственно и методы сжатия геометрических моделей микроэлектронных объектов получили названия «сеточные» и «графовые».

Платой за технологическую универсальность стало снижение качества проектов, выразившееся в увеличении размеров микроэлектронных объектов. В связи с этим в сфере технологически инвариантного проектирования повышение плотности упаковки стало основным направлением исследований. Графовые методы обеспечивают более высокую плотность упаковки, но отличаются существенно более высокой сложностью, чем сеточные.

Однако в результате проведенных исследований удалось предложить принципы организации геометрических моделей компонентов и алгоритмы сжатия, обеспечивающие для сеточных методов плотность упаковки, сравнимую с плотностью упаковки при прецизионном ручном проектировании.

II. ГЕНЕЗИС СЕТОЧНЫХ МЕТОДОВ СЖАТИЯ

В процессе исследования и разработки методов сжатия топологии были выявлены основные признаки, характеризующие принципиальные отличия методов друг от друга. К этим классификационным признакам можно отнести:

- шаг сетки,
- соосность элементов,
- неизменность или изменяемость формы элементов.

В первых системах технологического инвариантного проектирования топологии все элементы топологии располагались на узлах и на линиях виртуальной абстрактной сетки с постоянным шагом (рис. 1, а). Сжатия как такового не было, но данный метод позволял просто и быстро перевести проект топологии на другие проектные нормы. Очевидно, что сеточный метод с постоянным шагом сетки обеспечивал низкую плотность упаковки.

Первым шагом в развитии методов проектирования стал переход к координатной сетке с переменным

шагом. При сжатии все компоненты, находящиеся на одной линии сетки смещались на одно и то же расстояние. Дистанция между соседними линиями сетки определялась как максимальное из расстояний между соседними парами компонентов на этих линиях. То есть сжатию подвергались строки и столбцы ячеек топологии. Эту группу методов сжатия можно назвать методами на основе виртуальной сетки с центрированными элементами с постоянной формой (рис. 1, б). Для нее характерны следующие принципиальные особенности:

- в процессе сжатия обрабатываются элементы топологии целых столбцов и строк,
- элементы топологии ячеек центрированы (расположены строго на линиях сетки),

- в процессе сжатия элементы не меняют формы,
- в процессе сжатия возможно изменение размеров только у соединительных элементов (растяжение и укорачивание шин).

Потом элементы находящиеся на одной линии сетки получили возможности как бы «отрываться» от нее, смещаясь в процессе сжатия на разные расстояния. Это стало принципиальным изменением алгоритмов сжатия. Оно ознаменовало собой переход от анализа и модификации (взаимного смещения) компонентов целого «сечения» объекта, к обработке отдельных его геометрических кластеров.

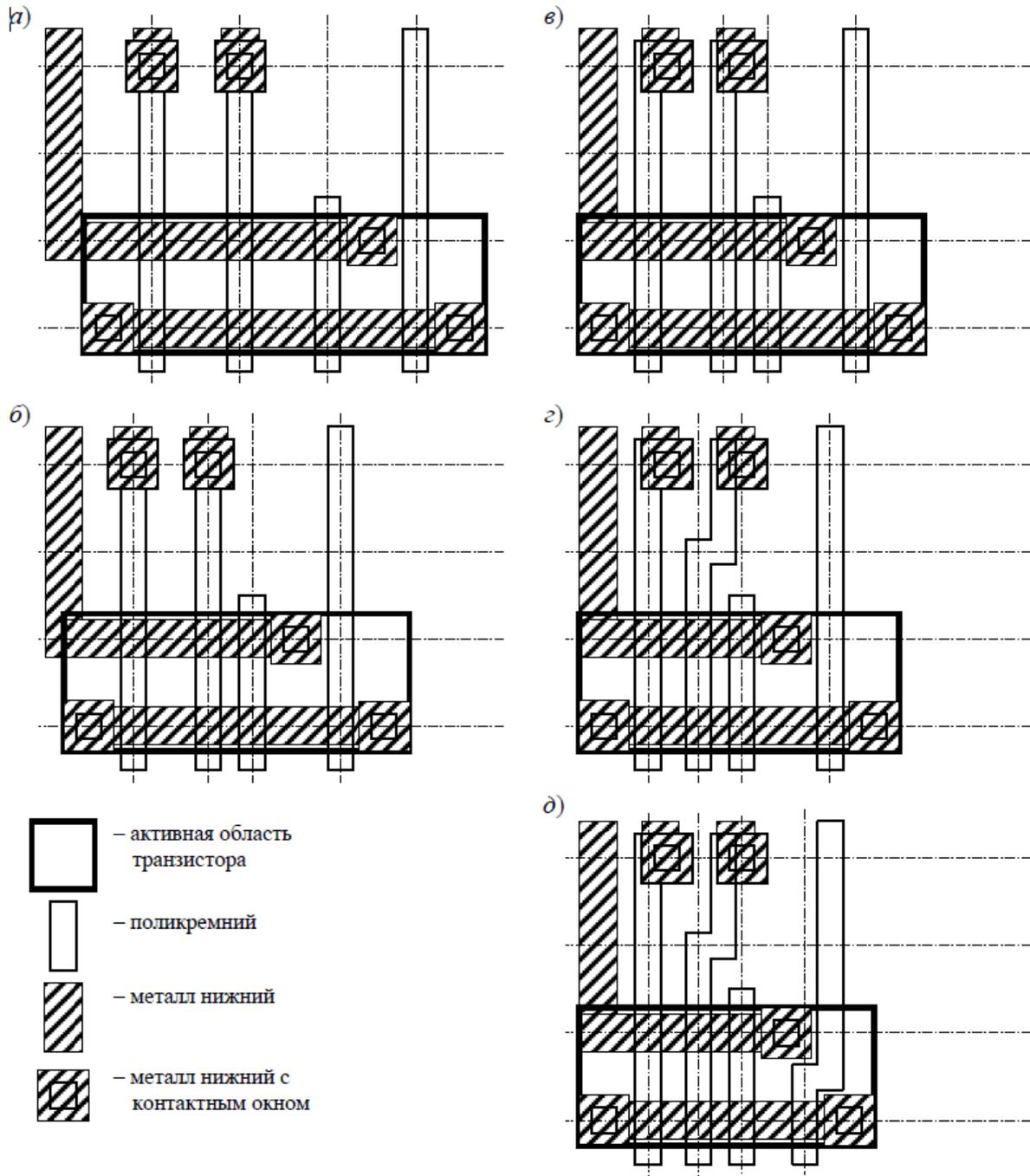


Рис. 1. Фрагменты топологии МОП БИС, полученные с использованием сеточных методов: а) с постоянным шагом сетки; б) с центрированными элементами с постоянной топологией; в) с децентрированными элементами с постоянной топологией; г) с децентрированными элементами с изменяющейся топологией шин; д) с децентрированными элементами с изменяющейся топологией шин и транзисторов

Сжиматься стали не строки и столбцы, а отдельные группы ячеек координатной сетки. При этом геометрические модели компонентов не претерпели изменений, сжатие продолжило лишь уменьшать зазоры между элементами и сокращать длину шин.

В соответствии с предложенными выше классификационными признаками эти методы можно назвать методами сжатия с децентрированными элементами с постоянной формой (рис. 1, в).

Дальнейшее совершенствование методов сжатия потребовало внесения принципиальных изменений, как в алгоритм, так и в геометрические модели компонентов. Добиться еще большего увеличения плотности упаковки топологии удалось благодаря возможности изменения формы пассивных элементов. Возможность излома шин позволила перейти к обработке еще меньших геометрических кластеров. Эту группу методов можно назвать методами сжатия с децентрированными элементами с изменяющейся формой шин (рис. 1, г).

Закономерным шагом в увеличении плотности упаковки топологии должен был стать переход к индивидуальному сжатию ячеек сетки. Это привело бы к максимально возможной плотности упаковки, приближающейся к плотности упаковки топологий, разработанных вручную (рис. 1, д). Но это потребовало автоматизации процесса изменения формы транзистора при сжатии. Сложность состояла в том, что существенные изменения ширины каналов транзисторов при сжатии могли (в отличие от изменения длины шин) привести к изменению характеристик фрагмента.

Всё же, в [9] был предложен способ организации геометрических моделей транзисторов (рис. 2), позволяющий обеспечить изменение их формы в процессе сжатия, а в [10] алгоритм, позволяющий ограничить изменение ширины каналов и площадей стоковых и истоковых областей транзисторов (рис. 3).

Принцип состоит в реализации транзистора не в виде сложной параметризованной системы, а в виде набора из общей активной области и секций затворов (в том числе секций возникающих при сжатии).

Принципиальной разницей в свойствах линейных секций затворов является то, что основные секции имеют строго фиксированную длину, а длина возникающих при сжатии коленец может варьироваться в незначительных пределах.

Работа с такими геометрическими моделями не требует введения в систему сжатия большого числа сложных функций для анализа множества условий и изменения формы и координат сложных компонентов. Исследования [10] показали, что по сложности предложенный алгоритм сравним с алгоритмом сжатия без изменения формы транзисторов.

На рис. 3 представлен пример, иллюстрирующий этап коррекции фрагмента топологии, сжатой с изменением формы затворов.

На этапе сжатия со смещением элементов топологии влево размеры образующихся на затворах коленец ограничиваются (как уже было сказано ранее), и задачей этапа коррекции является уменьшение значений паразитных параметров с учетом степени их значимости путем сокращения размеров:

- коленец затворов (рис. 3, а-д),
- истоковых и стоковых областей транзисторов (рис. 3, е-з),
- петель на поликремниевых шинах (рис. 3, и),

Коррекция осуществляется поэтапно:

- путем смещения вправо всех компонентов топологии в пределах габаритов, достигнутых при сжатии, и без возникновения новых коленец на затворах (рис. 3, а-е),
- путем смещения влево всех компонентов топологии кроме затворов и левых границ истоковых и стоковых областей транзисторов (рис. 3, ж-и).

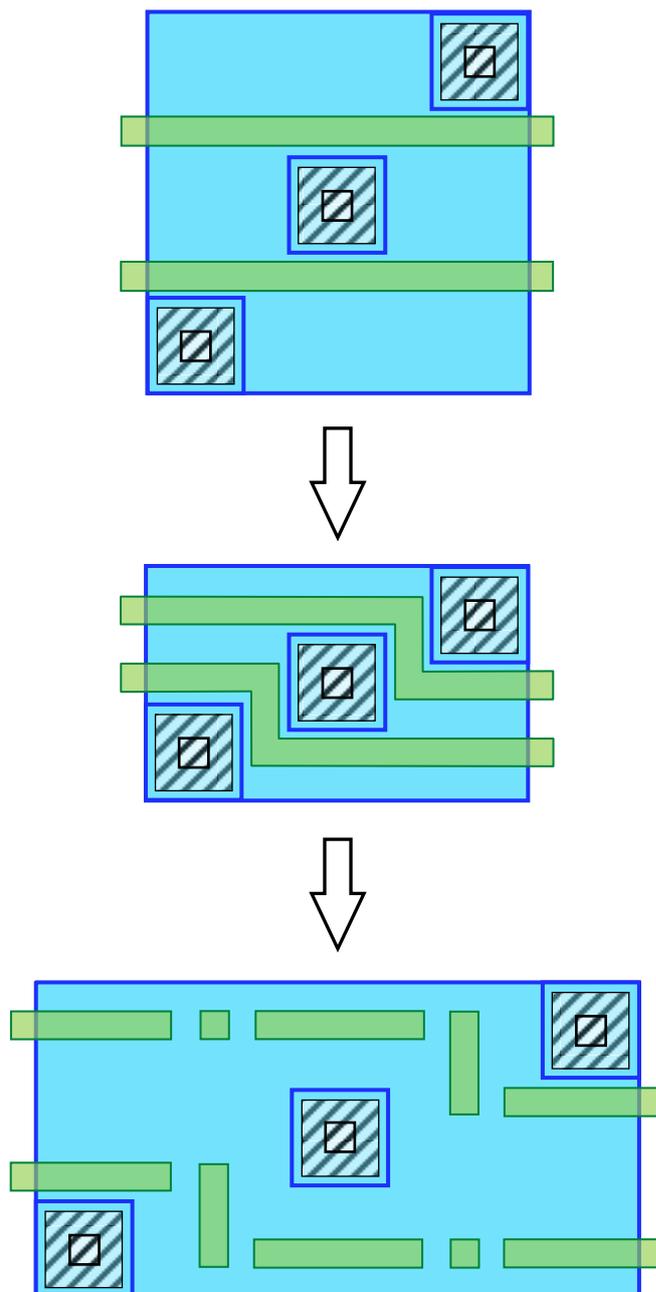


Рис. 2. Геометрическая модель блока транзисторов до и после сжатия, и ее реализация в виде общей активной области и секционированных затворов

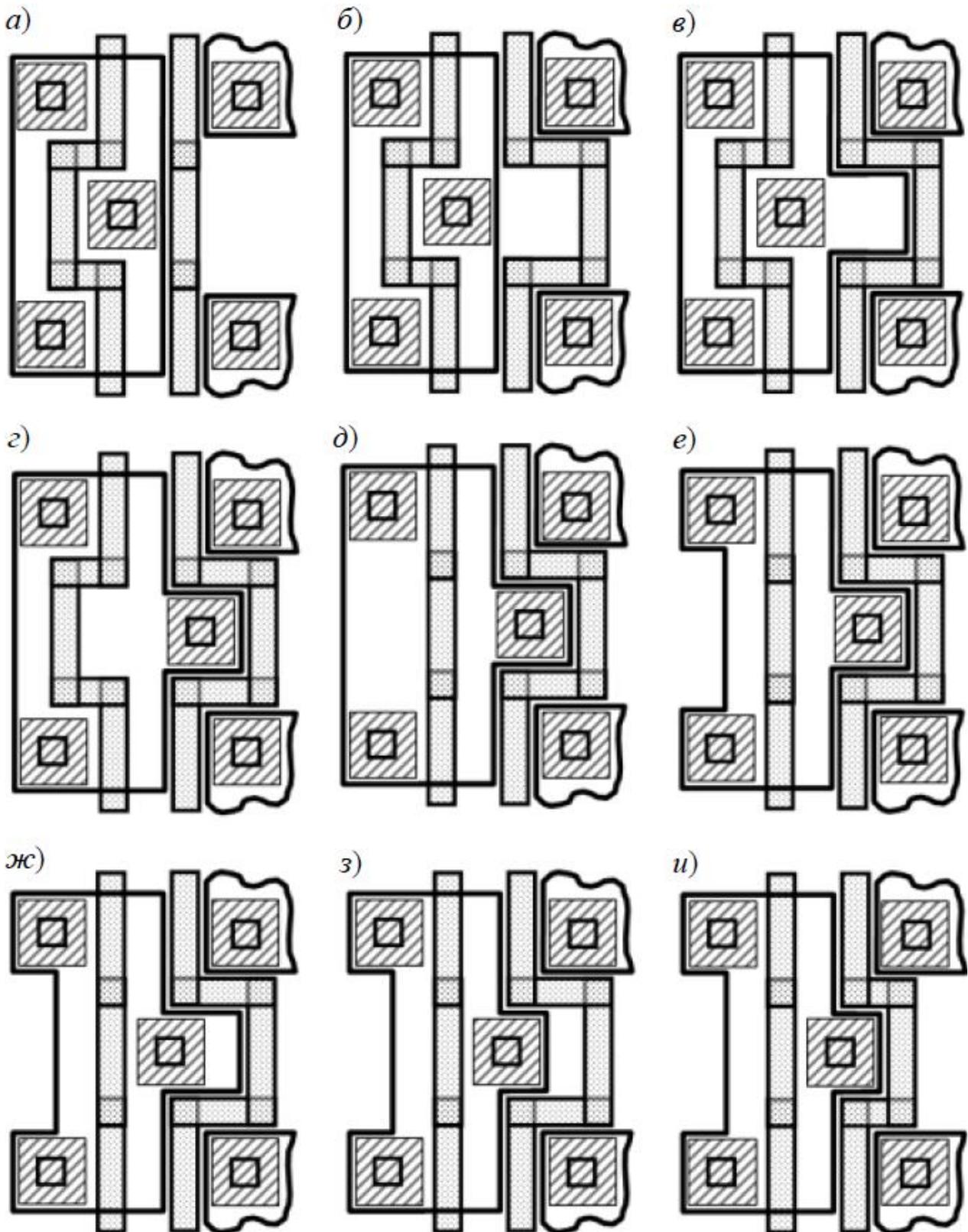


Рис. 3. Пример иллюстрирующий этап коррекции фрагмента топологии, сжатой с изменением формы затворов

III. ВЛИЯНИЕ ПРИНЦИПОВ ГЕОМЕТРИЧЕСКОЙ ОРГАНИЗАЦИИ ЯЧЕЕК НА ЭФФЕКТИВНОСТЬ СЖАТИЯ

Для разработки программных средств реализации сеточного метода сжатия с децентрированными элементами и изменяющейся топологией шин и затворов был выбран язык программирования Python. Основанием для выбора послужили:

- простота синтаксиса, упрощающая описание алгоритма,
- наличие широкого спектра эффективных базовых функций, обеспечивавших высокую скорость реализации сжатия,
- простота и удобство визуализации результатов.

В ходе экспериментов по его тестированию были получены интересные результаты по применению разработанных методов и средств сжатия к ячейкам с различными принципами геометрической организации.

На рис. 4 приведены результаты преобразования топологии на основе двух параллельных рядов транзисторов p -типов и n -типов на разных этапах сжатия. Из рисунка видно, что применение описанного выше метода сжатия позволило достичь высокой плотности упаковки топологии. Однако при работе с некоторыми топологическими реализациями ячеек начинали проявляться негативные стороны эффективных механизмов сжатия.

В качестве примера на рис. 5 приведены результаты разных этапов сжатия другого варианта построения той же схемы – на основе нескольких рядов транзисторов p -типов и n -типов.

Из рисунка видно, что на поликремниевых шинах образовались изгибы, препятствующие эффективному сжатию топологии вдоль другой оси координат.

Механизмами решения этой проблемы могут быть:

- объявление отдельных отрезков соединительных шин «не изгибаемыми», как секции затвора,
- введение ограничений на взаимное положение отдельных компонентов.

Следует отметить, что механизмы задания ограничений на взаимное расположение компонентов в геометрических моделях ячеек в любом случае являются необходимым компонентом систем сжатия.

Это связано с тем, что при построении сложных иерархических микроэлектронных систем необходимы операции по согласованию ячеек по размерам и по положению их выводов.

Применение предложенных методов позволяет исправить ситуацию. В качестве примера на рис. 6 приведена топология фрагмента ячейки на основе нескольких рядов транзисторов p -типов и n -типов. Фрагмент представляет собой три блока транзисторов p -типа из верхней левой части ячейки на рис. 5.

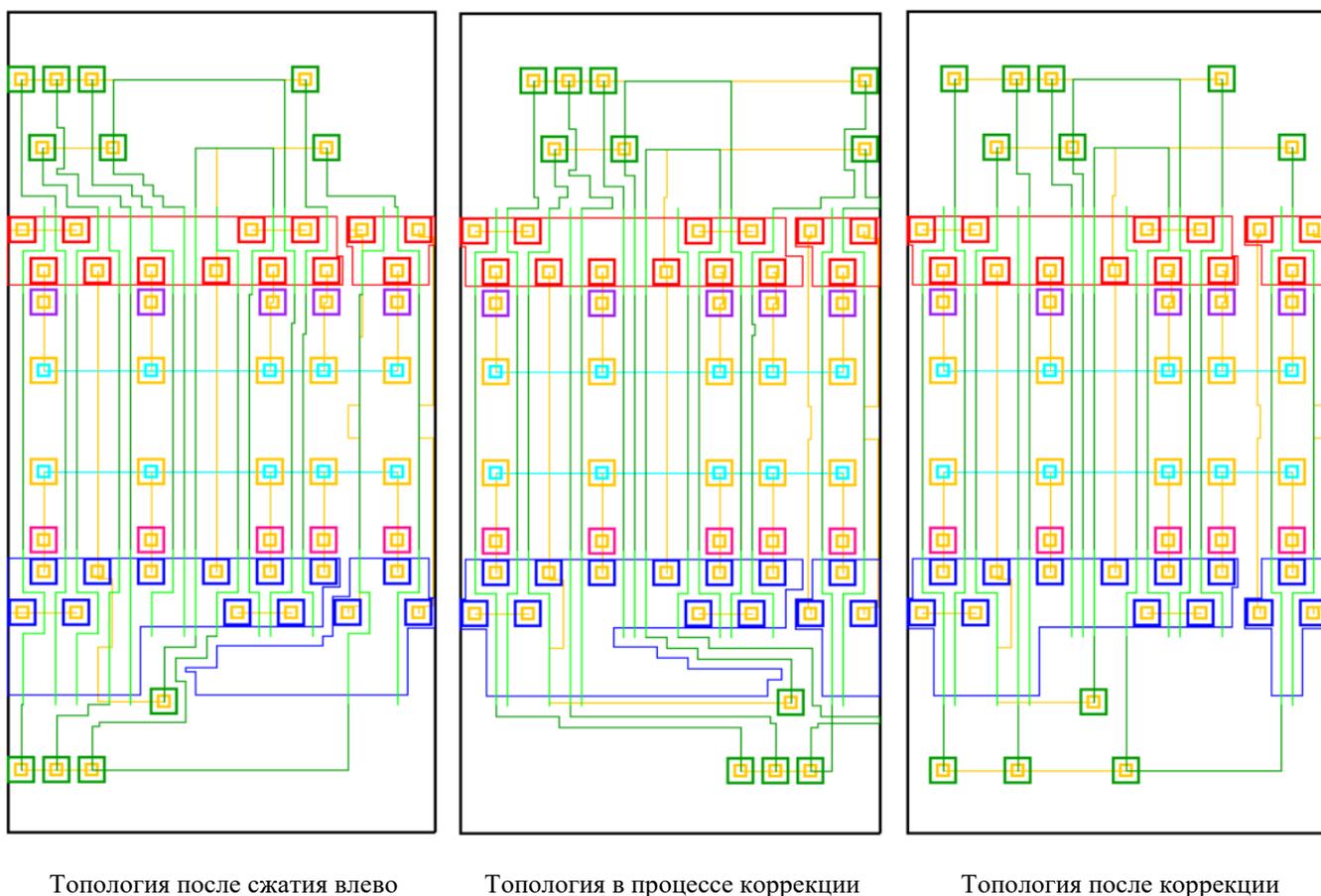
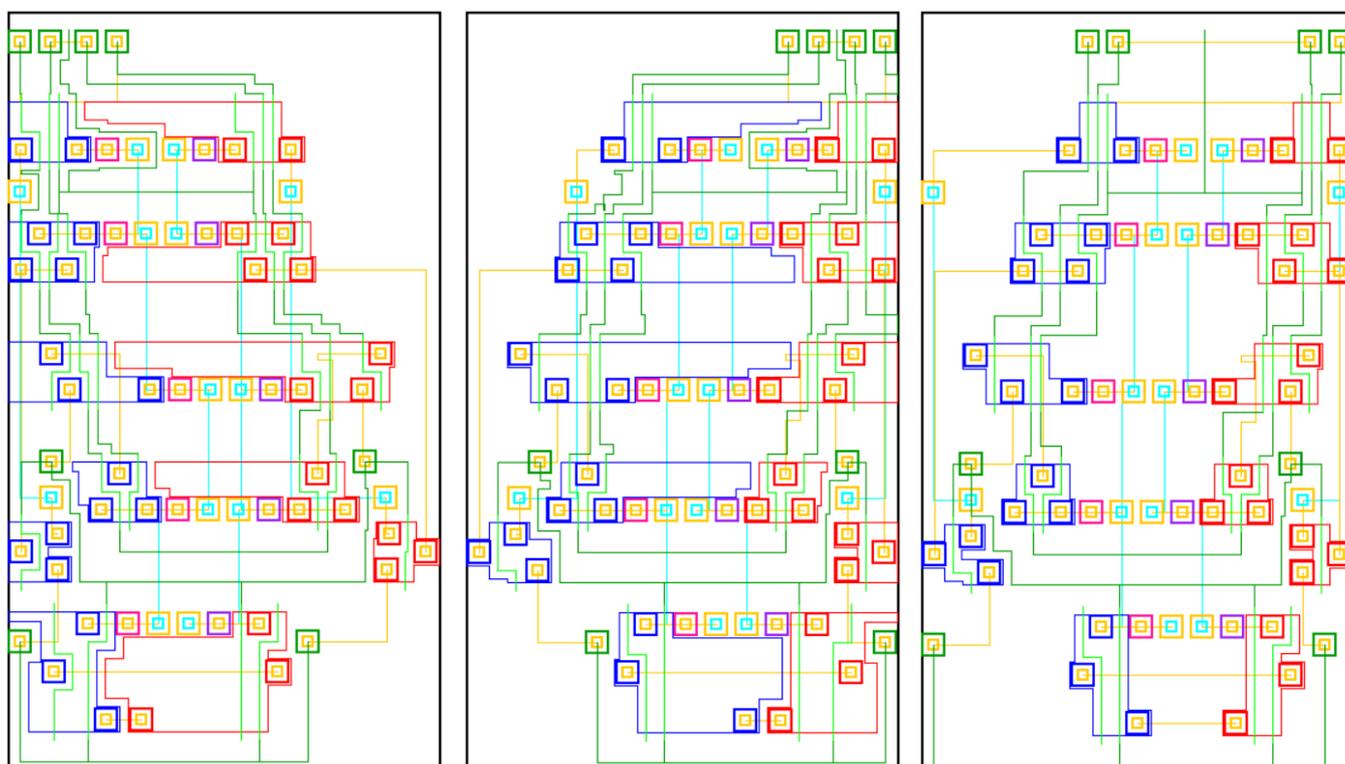


Рис. 4. Результаты преобразования топологии на основе двух параллельных рядов транзисторов p -типов и n -типов на разных этапах сжатия



Топология после сжатия влево

Топология в процессе коррекции

Топология после коррекции

Рис. 5. Результаты преобразования топологии на основе нескольких рядов транзисторов p -типов и n -типов на разных этапах сжатия

Видно, что в результате применения предложенных механизмов положение транзисторов в соседних блоках согласовано и на поликремниевых шинах нет изгибов, препятствовавших сжатию топологии по вертикали.

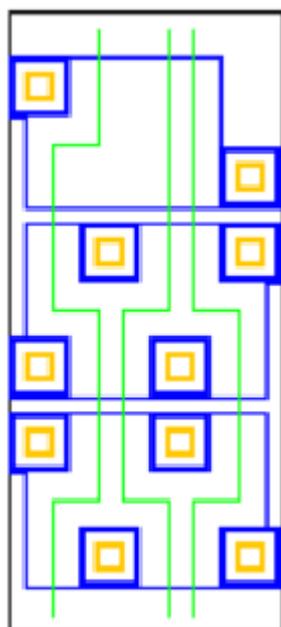


Рис. 6. Три блока транзисторов p -типа из верхней левой части ячейки на рис. 5 после применения механизмов согласования положения затворов соседних транзисторов

IV. ЗАКЛЮЧЕНИЕ

В процессе исследования методов технологически инвариантного проектирования топологии ячеек интегральных схем был предложен метод сжатия на основе виртуальной координатной сетки. Он совмещает простоту реализации сеточных методов с высокой

плотностью упаковки, сравнимой с плотностью упаковки ручного проектирования.

Проведенные исследования выявили интересный факт: на новом витке развития средств сжатия топологии для повышения качества результата в некоторых случаях оказывается полезным то, с чем боролись на более ранних этапах развития средств сжатия. По результатам исследований в качестве средств усовершенствования систем сжатия предложены механизмы, ограничивающие их возможности:

- отказ от изменения формы отдельных соединительных шин,
- введение ограничений на взаимное положение отдельных компонентов.

Таким образом, средством усовершенствования систем сжатия топологии (обеспечивающим достижения высокой плотности упаковки микросистемных объектов) должно стать управление модификацией компонентов ячеек.

СПИСОК ЛИТЕРАТУРЫ

- [1] Sherwani Naveed A. Algorithms for VLSI physical design automation - 3. print. Boston etc. : Kluwer Academic Publishers, 2002. 488 p., ISBN 0-7923-9294-9
- [2] Croes K., De Man H.J., Six P. CAMELEON: A ProcessTolerant Symbolic Layout System // IEEE Journal of Solid-State Circuits.- 1988. V. 23, № 3. P. 705-713, June.
- [3] Bamji C., Varadarajan R. Leaf Cell and Hierarchical Compaction Techniques, New York – Springer Science & Business Media, LLC, Dec 6, 2012 - Technology & Engineering. 161 p., DOI 10.1007/978-1-4615-6139-2
- [4] Zuev I.S., Maximov A. High-Density Layout Designing of CMOS VLSI Parameterized Fragments / I.S. Zuev, A. Maximov // Proceedings of IEEE East-West Design & Test Symposium (EWDTS'10). St.Petersburg, 2010. P. 131–134.

- [5] Zhu J., F. Fang, Q. Tang. "Calligrapher: a new layout-migration engine for hard intellectual property libraries," IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems, vol. 24(9), pp. 1347-1361, Sept. 2005.
- [6] De-Shiun Fu, Ying-Zhih Chaung, Yen-Hung Lin, Yih-Lang Li, "Topology-Driven Cell Layout Migration with Collinear Constraints," in International Conference on Computer Design (ICCD 2009), Squaw Creek, Lake Tahoe, California, pp. 439-444, 2009.
- [7] Shaphir E., Pinter R. Y., Wimer S., "Efficient cell-based migration of VLSI layout," 223 p. Springer Science+Business Media, New York, 2014.
- [8] Xiaoping Tang, Xin Yuan, "Technology Migration Techniques for Simplified Layouts with Restrictive Design Rules," 2006 International Conference on Computer-Aided Design (ICCAD'06), November 5-9, 2006, San Jose, CA, USA pp. 655-660
- [9] Mironov S.E., Monko A.O. Geometric models of complex layout objects of microelectronic systems in advanced information technologies // Proceedings of 2017 20th IEEE International Conference on Soft Computing and Measurements, SCM 2017 July 2017. PP. 135–138. DOI: 10.1109/SCM.2017.7970518.
- [10] Mironov S.E., Zibarev K.M. Modeling the Optimization Process of 2-Dimensional Models of 3-Dimensional Microelectronic Objects // Proceedings of 2021 IV International Conference on Control in Technical Systems (CTS), CTS-2021 September 2021. PP. 105–108. DOI: 10.1109/CTS53513.2021.9562944.